

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

8479801

Basic Patent (No,Kind,Date): JP 63318162 A2 881227 <No. of Patents: 001>

MANUFACTURE OF SEMICONDUCTOR DEVICE (English)

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD

Author (Inventor): HORI TAKASHI

IPC: *H01L-029/78; H01L-021/318

CA Abstract No: 111(08)069333P

Derwent WPI Acc No: C 89-044353

JAPIO Reference No: 130166E000031

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 63318162	A2	881227	JP 87153663	A	870619 (BASIC)

Priority Data (No,Kind,Date):

JP 87153663 A 870619

⑫ 公開特許公報(A)

昭63-318162

⑪ Int.Cl.

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)12月27日

H 01 L 29/78
21/318

3 0 1

G-8422-5F
6708-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特 願 昭62-153663

⑯ 出 願 昭62(1987)6月19日

⑰ 発 明 者 堀 隆 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑱ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
⑲ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

半導体基板上に形成された酸化膜をアンモニア雰囲気中で窒化処理するに際し、時間15~300秒の条件の範囲で行うようにした半導体装置の製造方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は、半導体装置の製造方法に関するものである。

従来の技術

従来においては、抵抗加熱炉を用い、10分~6時間の長時間、酸化膜を窒化処理し、その結果絶縁耐圧が上がる事が報告されている。

発明が解決しようとする問題点

このような従来の10分以上の長時間窒化処理では、半導体基板中の不純物の再分布および電子捕獲欠陥の増加による絶縁破壊電荷量の劣化を引

き起こすという問題点を有していた。

本発明は、かかる点に鑑みてなされたもので、簡単な構成で、良好な絶縁耐圧かつ絶縁破壊電荷量を有する窒化処理酸化膜の製造方法を提供することを目的としている。

問題点を解決するための手段

本発明は上記目的を達成するため、例えば秒単位の熱処理時間が設定可能なランプ加熱炉を用い、短時間(15~300秒)の窒化処理を酸化膜に施すよう構成したものである。

作 用

本発明は上記した構成により、窒化処理酸化膜により良好な絶縁耐圧を得、かつ表面のみが窒化された絶縁膜構造により良好な絶縁破壊電荷量を得るものである。

実 施 例

第1図に本発明の一実施例にかかる半導体装置の製造方法を示す。シリコン基板1上に分離酸化膜2を形成する。その後、熱酸化膜3を形成した後、アンモニア雰囲気中で短時間加熱すること、

表面のみが窒化され、酸化膜3'の表面に窒化処理酸化膜4を形成する。その後、所定の長さのゲート電極5を形成し、シリコン基板1と反対の極性の不純物を拡散しソース及びドレインを形成する。その後、層間絶縁膜7及び金属配線8を形成する。9はゲート上の絶縁膜である。

第2図にランプ加熱炉を用いてチタンポリシドのゲートを有するMIS構造における耐圧向上の例を示す。15秒程度の窒化処理で絶縁耐圧が著しく増加する。これは、酸化膜2'の表面に形成された窒化処理酸化膜3によるゲート不純物に対するブロック効果である。

第3図にランプ加熱炉を用いてチタンポリシドのゲートを有するMIS構造における絶縁破壊電荷量の窒化時間依存性の例を示す。15秒程度の窒化処理で絶縁破壊電荷量は著しく増加するが、さらに窒化が進むと絶縁破壊電荷量は減少し、300秒の窒化処理で絶縁破壊電荷量は最大値の半分程度にまで劣化する。これは、窒化処理によって電子捕獲欠陥が増加し、その結果絶縁破壊電

荷量が劣化したものである。

良好な絶縁耐圧を維持しつつ、絶縁破壊電荷量の劣化を半分以下に抑えるためには、950℃の窒化温度の例では、15～300秒の窒化時間を用いることが必要である。この傾向は、無窒化温度850～1150℃においてほぼ同じであり、15～300秒の窒化時間を用いることで、良好な絶縁耐圧を維持しつつ、絶縁破壊電荷量の劣化を半分以下に抑えることができる。

発明の効果

以上述べてきたように、本発明によれば、きわめて簡単な製造方法によって、良好な絶縁耐圧かつ絶縁破壊電荷量を有する窒化処理酸化膜が得られ、実用的にきわめて有用である。

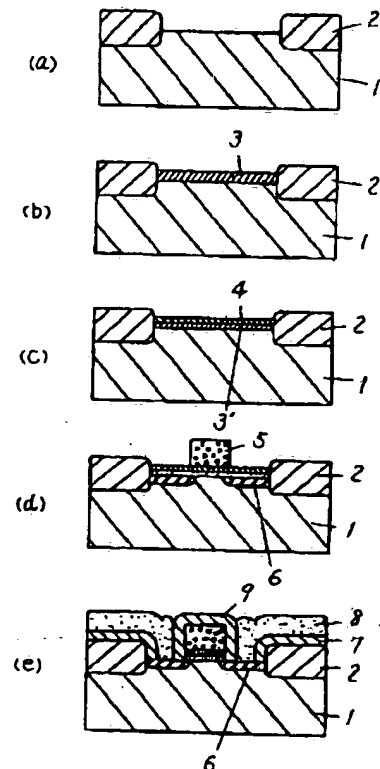
4、図面の簡単な説明

第1図は本発明の一実施例にかかる半導体装置の製造方法の概略断面図、第2図は窒化温度950℃における絶縁耐圧不良率の窒化時間依存性を示す特性図、第3図は窒化温度950℃における絶縁破壊電荷量の窒化時間依存性を示す特性図であ

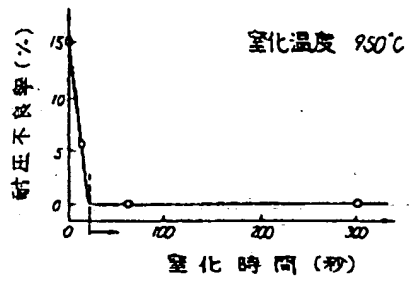
1……シリコン基板、2……分離酸化膜、3,3'……酸化膜、4……窒化処理酸化膜、5……ゲート電極、6……ソース及びドレイン、7……層間絶縁膜、8……金属配線。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

第1図



第 2 図



第 3 図

